

Non PTO-892

PAT-NO: JP02000026196A
DOCUMENT-IDENTIFIER: JP 2000026196 A
TITLE: SILICON SEMICONDUCTOR SUBSTRATE AND
ITS PRODUCTION
PUBN-DATE: January 25, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
IKARI, ATSUSHI	N/A
SAKAMOTO, HIKARI	N/A
NAKAI, KATSUHIKO	N/A
HOSHINO, TAIZO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NIPPON STEEL CORP	N/A
NSC ELECTRON CORP	N/A

APPL-NO: JP11084915

APPL-DATE: March 26, 1999

INT-CL (IPC): C30B029/06, C30B033/02 , H01L021/208 ,
H01L021/322

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent vacancy defects from being caused by adding nitrogen and thereby to produce a heat-treated substrate having a high quality surface layer of denuded zone(DZ) in the production of a silicon single crystal substrate by a Czochralski method.

SOLUTION: In this production, nitrogen is added at the time of producing a silicon single crystal by a Czochralski method and the

produced silicon single
crystal contg. 1

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-26196

(P2000-26196A)

(43) 公開日 平成12年1月25日 (2000.1.25)

(51) Int.Cl. ⁷	識別記号	F I	テマコード ⁷ (参考)
C 3 0 B 29/06	5 0 2	C 3 0 B 29/06	A
			5 0 2 H
33/02		33/02	
H 0 1 L 21/208		H 0 1 L 21/208	P
21/322		21/322	Y
		審査請求 未請求	請求項の数 9 O L (全 10 頁)

(21) 出願番号 特願平11-84915
 (22) 出願日 平成11年3月26日 (1999.3.26)
 (31) 優先権主張番号 特願平10-122284
 (32) 優先日 平成10年5月1日 (1998.5.1)
 (33) 優先権主張国 日本 (J P)

(71) 出願人 000006855
 新日本製鐵株式会社
 東京都千代田区大手町2丁目6番3号
 (71) 出願人 000111096
 ニッテツ電子株式会社
 東京都中央区八丁堀三丁目11番12号
 (72) 発明者 嵯 敦
 神奈川県川崎市中原区井田3-35-1 新
 日本製鐵株式会社技術開発本部内
 (74) 代理人 100072349
 弁理士 八田 幹雄 (外3名)

最終頁に続く

(54) 【発明の名称】 シリコン半導体基板及びその製造方法

(57) 【要約】

【課題】 本発明は、チョクラスキー法によるシリコン単結晶基板の作成において、窒素を添加することにより空孔欠陥の発生を防止、高品質な表面無欠陥層をもった熱処理基板を作成することを目的とする。

【解決手段】 チョクラスキー法によるシリコン単結晶製造時に窒素を添加し、結晶中に $1 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下含有させた結晶を熱処理することにより基板表面から深さ $1 \mu\text{m}$ までの領域において、直径換算で $0.1 \mu\text{m}$ 以上の結晶欠陥の密度が 10^4 個/ cm^3 以下である半導体基板を得る。

【効果】 本発明の基板を用いることにより、ほぼ無欠陥の表面欠陥層を有する基板を作成でき、デバイスの作成歩留まりが高いウエハを提供することができる。

【特許請求の範囲】

【請求項1】 チョクラスキー法又は磁場印加チョクラスキー法により育成したシリコン単結晶から得たシリコン半導体基板であって、少なくとも基板表面から深さ $1\mu\text{m}$ までの領域において、直径換算で $0.1\mu\text{m}$ 以上の結晶欠陥の密度が 10^4 個/ cm^2 以下であることを特徴とするシリコン半導体基板。

【請求項2】 シリコン半導体基板の厚み中心における窒素含有量が $1 \times 10^{13} \text{atoms}/\text{cm}^3$ 以上 $1 \times 10^{16} \text{atoms}/\text{cm}^3$ 以下である請求項1記載のシリコン半導体基板。

【請求項3】 シリコン半導体基板の窒素含有量が $1 \times 10^{15} \text{atoms}/\text{cm}^3$ 以下であり、かつ該基板中を二次イオン質量分析法で測定した窒素濃度が、平均信号強度の2倍以上の信号強度を示す窒素偏析による局所濃化部を有する請求項1記載のシリコン半導体基板。

【請求項4】 シリコン半導体基板の厚み中心における窒素含有量が $1 \times 10^{13} \text{atoms}/\text{cm}^3$ 以上 $1 \times 10^{16} \text{atoms}/\text{cm}^3$ 以下であり、かつ該基板中を二次イオン質量分析法で測定した窒素濃度が、平均信号強度の2倍以上の信号強度を示す窒素偏析による局所濃化部を有する請求項1記載のシリコン半導体基板。

【請求項5】 チョクラスキー法又は磁場印加チョクラスキー法により育成したシリコン単結晶から得たシリコン半導体基板であって、基板厚み中心から表面に向かって結晶欠陥が減少する密度分布を有し、基板表面における直径換算で $0.1\mu\text{m}$ 以上の結晶欠陥の面密度が $1 \text{個}/\text{cm}^2$ 以下であり、かつ基板表面から深さ $0.1\mu\text{m}$ における直径換算で $0.1\mu\text{m}$ 以上の結晶欠陥の体積密度が基板厚み中心に比べ1%以下であり、さらに基板厚み中心における窒素含有量が $1 \times 10^{13} \text{atoms}/\text{cm}^3$ 以上 $1 \times 10^{16} \text{atoms}/\text{cm}^3$ 以下であることを特徴とするシリコン半導体基板。

【請求項6】 $1 \times 10^{15} \text{atoms}/\text{cm}^3$ 以上 $1.5 \times 10^{16} \text{atoms}/\text{cm}^3$ 以下の窒素を含有するシリコン融液を用いてチョクラスキー法又は磁場印加チョクラスキー法により育成したシリコン単結晶から得たシリコン半導体基板を、 1000°C 以上 1300°C 以下の温度で1時間以上熱処理することを特徴とするシリコン半導体基板の製造方法。

【請求項7】 シリコン半導体基板をチョクラスキー法又は磁場印加チョクラスキー法により育成する際に、引上速度を $V (\text{mm}/\text{min})$ 、シリコンの融点から 1300°C までの温度範囲における引上軸方向の結晶内温度勾配の平均値を $G (^\circ\text{C}/\text{mm})$ とするとき、 $V/G \geq 0.2 (\text{mm}^2/^\circ\text{Cmin})$ を満足する条件下で育成する請求項6記載のシリコン半導体基板の製造方法。

【請求項8】 非酸化性ガス雰囲気中で熱処理する請求項6又は請求項7記載のシリコン半導体基板の製造方法。

【請求項9】 酸素を $0.01\text{vol}\%$ 以上 $100\text{vol}\%$ 以下含有するガス雰囲気中で熱処理した後、さらに基板表面を $0.5\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下研磨して、基板表面を鏡面とする請求項6又は請求項7記載のシリコン半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、シリコン半導体基板の品質改善に関し、特に、基板内部あるいは基板表面の欠陥を除去し、基板上に作成するデバイスの歩留りを向上させるシリコン半導体基板及びその製造方法に関する。

【0002】

【従来の技術】 シリコン半導体基板を用いて半導体デバイスを作成する際に、基板中の結晶欠陥がデバイスの動作不良を引き起こし、基板中の結晶欠陥密度よりデバイスの製造歩留りが変化する事が知られている。近年、このデバイス動作不良を引き起こす結晶欠陥として、COP (Crystal Originated Particle) と呼ばれる欠陥が注目されている。これは、シリコン半導体基板をアンモニア-過酸化水素の混合液でエッチングした際、結晶中の格子欠陥を原因としたビットが基板表面に生じ、基板表面のパーティクルを数数する検査装置によりこのビットが測定されるため、このように呼ばれている。COPとはこのような測定法で検出される欠陥全般を指す名称であるが、通常のチョクラスキー (CZ) 法もしくは磁場を印加したCZ法により育成されたシリコン単結晶では、この欠陥の実体は結晶中の八面体様の空隙 (以下、空孔欠陥と称す) と考えられており、これがデバイスの構造的な破壊を引き起こすと推定されている。このようなデバイス作成に有害なCOPを低減あるいは消滅させる技術として、これまでいくつかの提案がなされている。

【0003】 COPを消滅させる技術として、単結晶育成の際の結晶成長速度を $0.8\text{mm}/\text{min}$ 以下とすることが知られている (特開平2-267195号公報)。これは、空孔欠陥を作る要素である空孔型点欠陥 (vacancy) の結晶成長界面での導入量を減少させ、また単結晶の冷却速度を緩やかなものとするにより、冷却中に発生する過飽和空孔型点欠陥 (vacancy) の発生を抑えるものである。しかしながら、この方法では、成長速度の低下による生産性の低下を招くとともに、転位ループ等のCOPとは別種の結晶欠陥を発生させると言う問題がある。

【0004】 COP発生を抑制する技術としては、単結晶の冷却挙動の制御、特に単結晶が約 1200°C から 1000°C の温度範囲を通過する時間の制御が有効であることが知られている (特開平8-12493号公報、特開平8-91983号公報、特開平9-227289号公報)。これらの技術は、単結晶の成長速度を大きく低

下させないため、生産性という点では問題はないが、COP密度の低減下限は概ね 10^4 個/cm²程度であり、更なる低減、例えば 10^3 個/cm²以下の密度を達成することは困難である。

【0005】また、COP低減技術として結晶育成時に結晶を冷却する際850℃〜1100℃の温度範囲での冷却中の単結晶の保持時間を8分未満とし、または結晶を育成する酸素濃度が 1×10^{14} /cm³であるシリコン単結晶を育成し、その後シリコンウェハに加工し1000℃以上の温度で1時間以上熱処理する技術が知られている(特開平10-98047号公報)。これは、結晶製造時に発生するCOPのサイズ分布をより小さい方にシフトさせることにより熱処理の際に欠陥を消滅させやすくする技術である。しかしながら、このサイズ減少の効果は酸素濃度が低いほど顕著とされており、チョクラスキー法で常用される $7 \sim 10 \times 10^{17}$ /cm³の酸素濃度では実施されていない。このため、通常基板中の酸素濃度を高めることにより得られる基板内部での酸素析出物の発生を利用したフタリング能の付与とCOPの低減との両立が難しい。

【0006】また、単結晶育成時のCOP低減技術以外にも、単結晶からスライス・研磨して基板とした後に熱処理をすることにより、基板表面のCOPを低減・消滅させる技術も知られている。例えば、特開平3-233936号公報には、800〜1250℃で10時間以下の熱処理を行うことが提案されている。しかしながら、この公報の実施例に示されている酸化雰囲気熱処理を行うと、基板表面の酸化侵食に伴い、空孔欠陥が基板表面に転写され、基板表面のピットの増大を招くと言う欠点があるとともに、基板表面から深さ1μmの範囲内のCOP密度を 10^4 個/cm³以下とすることは困難である。また、特開昭59-20264号公報には、水素雰囲気中で熱処理することが提案されている。この方法は、水素雰囲気を用いることにより、最表面のCOPを消滅させ、かつ表面から0.5μm以内のCOP密度を 10^4 個/cm³以下とすることができるが、表面からさらに深い部分のCOP密度を 10^4 個/cm³以下とすることはできず、デバイス作成の観点からは無欠陥層の形成が不充分である。さらに、この方法では、水素という爆発性の雰囲気を用いるため安全上の対策を充分に行う必要がある。

【0007】シリコンの単結晶成長の際に窒素を添加することについて、添加方法に関しては特開昭60-251190号公報等が知られている。また、フロートゾーン(FZ)単結晶における窒素添加効果として、特開昭57-17479号公報等には結晶強度の増加が、特開8-91993号公報には抵抗率の変化を抑える方法が開示されている。さらに、酸素が単結晶中に存在する場合には、窒素を添加することによりCOP欠陥が小さくなることなど、Graff等によって報告されている

(The Electrochemical Society Proceeding Vol. 96-13, pp117, 1996)が、このメカニズムについては、FZ結晶中の空孔型欠陥(vacancy)を抑制するのと同様なメカニズムがCZ結晶の場合にも働き、空孔型欠陥の凝集体である空孔欠陥のサイズを小さくしているものと推論している。

【0008】

【発明が解決しようとする課題】本発明は、半導体デバイス作成用のシリコン半導体基板において、前述したような従来の技術では完全には除去できないデバイス作成問題となる結晶欠陥を、生産性良く、効果的に低減あるいは消滅させたシリコン半導体基板及びその製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】我々は、シリコン半導体基板中に生成する欠陥について鋭意検討を加え、シリコン半導体基板のデバイ作成領域で問題となる大きな欠陥をほぼ完全に消滅できることを見出し、本発明を完成させたものである。

【0010】即ち、本発明は、チョクラスキー(CZ)法又は磁場印加CZ法により育成したシリコン単結晶から得たシリコン半導体基板であって、少なくとも基板表面から深さ1μmまでの領域において、直径換算で0.1μm以上の結晶欠陥の密度が 10^4 個/cm³以下であることを特徴とするシリコン半導体基板である。更に好ましくは前記シリコン半導体基板の厚み中心における窒素含有量が 1×10^{13} atoms/cm³以上 1×10^{16} atoms/cm³以下であるシリコン半導体基板である。また、本発明は、前記シリコン半導体基板の窒素含有量が 1×10^{16} atoms/cm³以下、特に 1×10^{13} atoms/cm³以上 1×10^{16} atoms/cm³以下であり、かつ該基板中で二次イオン質量分析法で測定した窒素濃度が、平均信号強度の2倍以上の信号強度を示す窒素偏析による局所濃化部を有するシリコン半導体基板である。

【0011】また、本発明は、CZ法又は磁場印加CZ法により育成したシリコン単結晶から得たシリコン半導体基板であって、基板厚み中心から表面に向かって結晶欠陥が減少する密度分布を有し、基板表面における直径換算で0.1μm以上の結晶欠陥の面密度が1個/cm²以下であり、かつ基板表面から深さ0.1μmにおける直径換算で0.1μm以上の結晶欠陥の体積密度が基板厚み中心に比べ1%以下であり、さらに基板厚み中心における窒素含有量が 1×10^{13} atoms/cm³以上 1×10^{16} atoms/cm³以下であることを特徴とするシリコン半導体基板である。ここでいう結晶欠陥に含まれるものとしては空孔欠陥、酸素析出物、積層欠陥などのデバイス不良の原因となるあらゆる結晶欠陥を指す。

5

【0012】また、本発明は、 $1 \times 10^{16} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{19} \text{ atoms/cm}^3$ 以下の窒素を含有するシリコン融液を用いてCZ法又は磁場印加CZ法により育成したシリコン単結晶から得たシリコン半導体基板を、 1000°C 以上 1300°C 以下の温度で1時間以上熱処理することを特徴とするシリコン半導体基板の製造方法であり、更に、シリコン単結晶をCZ法又は磁場印加CZ法により育成する際に、引上速度を $V \text{ (mm/min)}$ 、シリコンの融点から 1300°C までの温度範囲における引上軸方向の結晶内温度勾配の平均値を $G \text{ (}^\circ\text{C/mm)}$ とすると、 $V/G \geq 0.2 \text{ (mm}^2/^\circ\text{Cmin)}$ を満足する条件で育成することが好ましく、また熱処理条件としては、非酸化性ガス雰囲気中で熱処理すること、もしくは、酸素を $0.01\text{vol}\%$ 以上 $10.0\text{vol}\%$ 以下を含有するガス雰囲気中で熱処理した後基板表面を $0.5\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下研磨して基板表面を鏡面とすることが、好ましい。

【0013】

【発明の実施の形態】以下に、本発明について詳細に説明する。

【0014】本発明のシリコン半導体基板は、CZ法又は磁場印加CZ法により育成したシリコン単結晶から得たシリコン半導体基板であって、少なくとも基板表面から深さ $1\mu\text{m}$ までの領域において、直径換算で $0.1\mu\text{m}$ 以上の結晶欠陥の密度が 10^4 個/cm^3 以下であることが必要である。我々は、シリコン半導体基板のデバイス作成領域における結晶欠陥について検討を加えた結果、デバイスの構造的な破壊を確実に引き起こす欠陥は、直径換算で $0.1\mu\text{m}$ 以上の大きさを持つものであり、この大きさより小さい欠陥は障害にならないことが多いことを見出した。また、シリコン半導体基板のデバイス作成では、表面から深さ $1\mu\text{m}$ までの領域の欠陥が歩留りに大きく影響するため、少なくとも基板表面から深さ $1\mu\text{m}$ の領域において、デバイスに有害な欠陥を除去できれば、基板上に作成するデバイスの歩留りが大幅に向上できる。欠陥密度としては体積密度で 10^4 個/cm^3 以下であれば $1\text{cm} \times 1\text{cm} \times 1\mu\text{m}$ の領域に欠陥1個の割合であり、現在のデバイスの大きさを考慮するとほぼ十分な欠陥密度であると考えられる。

【0015】また、さらに本発明のシリコン半導体基板は、基板厚み中心において窒素を $1 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下、さらには $5 \times 10^{14} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下含有することが好ましい。シリコン単結晶中に窒素を導入することにより、結晶育成時の点欠陥濃度及び点欠陥の凝集挙動が変化して、結晶中に空孔欠陥を容容させ、密度が 10^7 個/cm^3 以上の酸素析出物が発生するようになる。引上条件によっては容容した空孔欠陥が酸素析

6

出物の密度の5%以下発生する場合がある。基板中の窒素含有量が、 $1 \times 10^{13} \text{ atoms/cm}^3$ 未満では空孔欠陥を容容させることが難しく、 $1 \times 10^{16} \text{ atoms/cm}^3$ 超になると結晶育成の際転位が入りやすくなり、また窒素が酸素と複合欠陥を形成して基板の抵抗を変化させたり、さらに熱処理により種層欠陥がでやすくなる。なお、基板中の窒素含有量は、SIMS (Secondary Ion Mass Spectroscopy) を用いることにより測定できる。

【0016】さらに本発明においては、前記シリコン半導体基板の窒素含有量が $1 \times 10^{16} \text{ atoms/cm}^3$ 以下、特に $1 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下であり、かつ該基板中に二次イオン質量分析法で測定した窒素濃度が、平均信号強度の2倍以上の信号強度を示す窒素偏析による局所濃化部を有するものであることが好ましい。結晶育成の際に導入された窒素は必ずしも結晶内に均一に分布するとは限らない。結晶の育成条件によっては、窒素の局所的な濃化・濃化により平均の窒素濃度もしくは測定下限の2倍以上の強度で局所的な信号強度の増大が認められる場合がある。これはたとえSIMSで測定された平均の窒素濃度が $1 \times 10^{16} \text{ atoms/cm}^3$ 未満あるいは測定下限以下の場合でもみられることがある。このような場合でも、結晶育成時の点欠陥の凝集の抑制・酸素析出物の生成は十分であり、その後のアニールにより容易に欠陥を消滅させることができる。

【0017】また、窒素添加により発生した酸素析出物は、基板厚み中心から表面に向かって酸素濃度が減少する密度分布を持たせることにより、基板表面付近で消滅させることができる。そして、基板厚み中心から表面に向かって結晶欠陥の減少する密度分布がつけられ、基板表面から深さ $0.1\mu\text{m}$ における直径換算で $0.1\mu\text{m}$ 以上の結晶欠陥の体積密度が基板厚み中心に比べ2倍以上(1%以下)低下させることが必要である。また基板最表面における直径換算で $0.1\mu\text{m}$ 以上の結晶欠陥の面密度も非酸化性雰囲気での熱処理あるいは表面の研磨により 1 個/cm^2 以下とすることができる。これらの結晶欠陥(主として酸素析出物)の密度を越えると、デバイスの構造的破壊を引き起こし易くなり、基板上に作成したデバイスの歩留りが悪化してしまう。

【0018】このようなシリコン半導体基板の製造方法としては、CZ法又は磁場印加CZ法により上述の条件を満足する基板が得られる製造方法であれば良く、特に限定するものではない。しかしながら、生産性良く効率的に本発明のシリコン半導体基板を製造するためには、 $1 \times 10^{16} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{18} \text{ atoms/cm}^3$ 以下の窒素を含有するシリコン融液を用いてCZ法又は磁場印加CZ法により育成したシリコン単結晶から得たシリコン半導体基板を、 1000°C 以上 1300°C 以下の温度で1時間以上熱処理することが望

ましい。窒素の析析係数は 7×10^{-4} であり、 1×10^{16} atoms/cm³以上、 5×10^{19} atoms/cm³以下の窒素を含有するシリコン融液を用いれば 1×10^{13} atoms/cm³以上 1×10^{16} atoms/cm³以下の窒素を含有した結晶を育成し得る。

【0019】また、CZ法もしくは磁場印加CZ法で結晶を育成する際、引上速度を V (mm/min)とし、シリコン融点から1300℃までの温度範囲における引き上げ軸方向の結晶内温度勾配の平均値を G (°C/mm)とすると、 V/G 値を0.2 (mm²/°Cmin)以上の条件のもとで、窒素を 1×10^{16} atoms/cm³以上、 5×10^{19} atoms/cm³以下含有するシリコン融液より育成し(通常の引き上げ炉ではこれは引上速度約1.5 mm/min以上で、結晶中の窒素濃度が 1×10^{13} atoms/cm³以上、 1×10^{16} atoms/cm³に対応する)、その結晶から作成した半導体基板を用いることにより、表面無欠陥領域(DZ層)の深さを1μm以上より深くすることができる。

【0020】上記の様に結晶中に窒素を含有した結晶は、酸素析出物が発生しているため、ウエハ表面の酸素を外方拡散させるだけで欠陥をほぼ完全に消滅させることができる。また変容した空孔欠陥は不安定な形態を持っており、熱処理により容易に消滅する。それに対し、従来の結晶は空孔欠陥を消滅させなければならず、その消滅にはシリコンの点欠陥の吸収放出及び結晶中の酸素の析出・放出が複雑にからむためその熱処理パターンは複雑になり、熱処理温度も1200℃程度の高温が必要であり、また雰囲気として水素などの危険なガスを用いなくとも完全に消滅させることはできない。本発明の熱処理温度に関しては1000℃以上1300℃以下、望ましくは1100℃以上1200℃以下が適当である。温度が低いと酸素の外方拡散に多大の時間を要し、温度が高すぎると結晶中の熱平衡酸素固溶度が上がり酸素の外方拡散が起きなくなる。また、1150℃以上では高温になればなるほど基板表面の面荒れの問題が生じる。また一般的に、熱処理炉を高温で稼働させる際には予期しない炉体の汚染が生じやすくなるため、その危険性を減少させるためには熱処理温度を低くできることが望ましい。従って、必要なDZ層の深さおよび経済的な観点からの熱処理時間の許容時間を勘案しながら、表記の温度範囲でできるだけ低い温度で熱処理することが望ましい。

【0021】また、本発明のウエハにおいて内部の酸素析出物は熱処理により成長するため、熱処理ウエハは内部に高密度のゲッタリング層を持つことができる。通常のこの様な表面にDZ層を持ち内部に高密度のゲッタリング層を持つ、いわゆるIGWエハ3段の熱処理(酸素の外方拡散+酸素析出核の形成+酸素析出物の形成)によってのみ作成するだけ低い温度で熱処理すること

法を用いれば、通常のIGWエハよりもより完全性が高いDZ層を持ちかつ内部に高密度のゲッタリング層を持つウエハを一回の熱処理で作成することが可能である。

【0022】熱処理雰囲気としてはウエハ表面の酸素濃度を効果的に低減でき、その結果窒素添加により発生した微析出物を容易に消滅させることができる非酸化性雰囲気が好ましい。非酸化性ガスとしては、経済性の観点からアルゴンガスが望ましい。含有不純物純度、特にガス中の不純物酸素の量を減らすという点ではヘリウムガスを用いる利点があるが、経済性および、ヘリウムガスの大きな熱伝導性による熱処理炉の取り扱いの難しさ等の問題がある。窒素ガスは基板表面に窒化物を形成するため不適当である。水素などの還元性雰囲気もアルゴンガスと同等の効果を持つため使用することが可能であるが、取り扱いの難しさ、特に爆発の危険性があることから、必ずしも適当であるとは言えない。

【0023】さらに付記すべきは、熱処理中に混入する不純物の量をできるだけ減らす必要があることである。これは、試料の炉体内への挿入時を含む炉内雰囲気中の酸素がDZ層の完全性及び結晶表面の面荒れに大きな影響を与えるためである。この点に関しては特願平9-297158号で指摘しているとおりである。また、これには不純物を低減することにより、表面の結晶の完全性をより上げることができることを指摘しており、この効果を用いて熱処理前に結晶表面に存在したCOPピットを平滑化することが可能である。

【0024】雰囲気ガスとして非酸化性雰囲気ではなく、酸素を0.01vol%以上10.0vol%以下含む雰囲気を用いることもできるが、この場合は表面の再研磨が必要である。酸素を混合させるメリットとしては前節で指摘した、熱処理中に混入する水分などの不純物の管理をゆるめることができることが挙げられる。具体的な雰囲気としては、アルゴンなどの不活性ガス雰囲気中に酸素を混合したガスが用いられる。混合させる酸素の量としては数%が望ましいが、10.0vol%酸素ガスを用いることも可能である。混合量が0.01vol%未満であると、雰囲気ガスへの水分などの不純物の混入を厳密に管理せねばならず、酸素を混合させるメリットが無くなる。欠陥を完全に除去するためには表面を0.5μm以上研磨が必要である。また、再研磨量が1.0μmより大きいと、直径換算で0.1μm以上の結晶欠陥の密度が 10^4 個/cm²以下である表面無欠陥層の厚みを1μm以上とすることが困難である。

【0025】以上のように、結晶育成の際に窒素を含有させた結晶を熱処理することにより、従来よりも単純、安全かつプロセス消費の可能性が少ない熱処理条件で、

従来の熱処理ウエハと同等以上の欠陥密度の低減、従来以上の深さのDZ層を得ることができる。

【0026】

【実施例】以下、実施例で本発明を具体的に説明する。

【0027】(参考例)参考例としてチョコラルスキー法により以下の8つの結晶を引き上げた。酸素濃度は約6.5〜8.5×10¹⁷atoms/cm³(赤外吸収法によりJEDAの換算係数を用いて測定)であった。いずれの結晶も約40kgの原料を溶解し、直径155mmの約30kgのインゴットを作成し、p型10Ωcmの結晶を得た。窒素の添加はノンドープのシリコン結晶にCVD法により窒化膜を形成したウエハを、原料の溶解時に同時に溶かすことにより行った。

【0028】1) 窒素添加を行わず引上速度1mm/minで結晶を育成した。

【0029】2) 原料の融液中に窒素を7×10¹⁵atoms/cm³添加し、引上速度1mm/minで結晶を育成した。このときのV/Gは0.15(mm²/cm²)である。結晶の窒素濃度をSIMSで測定したが、窒素は検出されず(1×10¹⁴atoms/cm³以下)、平衡偏析係数から窒素の濃度を計算すると、結晶中に約5×10¹²atoms/cm³となった。

【0030】3) 原料の融液中に窒素を5×10¹⁶atoms/cm³添加し、引上速度1mm/minで結晶を育成した。このときのV/Gは0.15(mm²/cm²)である。結晶の窒素濃度をSIMSで測定したが、窒素は検出されず(1×10¹⁴atoms/cm³以下)、平衡偏析係数から窒素の濃度を計算すると、結晶中に約4×10¹³atoms/cm³となった。

【0031】4) 原料の融液中に窒素を3×10¹⁷atoms/cm³添加し、引上速度1mm/minで結晶を育成した。このときのV/Gは0.15(mm²/cm²)である。平衡偏析係数から窒素の濃度を計算すると、結晶中に約2×10¹⁴atoms/cm³となった。結晶の窒素濃度をSIMSで測定すると、窒素を定量することはできなかったが、窒素のバックグラウンドレベルの2倍以上の強度で局所的な窒素信号の増大が認められた。

【0032】5) 原料の融液中に窒素を5×10¹⁷atoms/cm³添加し、引上速度1mm/minで結晶を育成した。このときのV/Gは0.15(mm²/cm²)である。結晶の窒素濃度をSIMSで測定した結果、結晶中の窒素濃度は約5×10¹⁴atoms/cm³であった。またこのSIMS測定の際、平均的な窒素の信号に対して、2倍以上に局所的に増加する窒素濃度の増大が認められた。

【0033】6) 原料の融液中に窒素を5×10¹⁷atoms/cm³添加し、引上速度2mm/minで結晶を育成した。このときのV/Gは0.3(mm²/cm²)である。結晶の窒素濃度をSIMSで測定した

結果、結晶中の窒素濃度は約5×10¹⁴atoms/cm³であった。またこのSIMS測定の際、平均的な窒素の信号に対して、2倍以上に局所的に増加する窒素濃度の増大が認められた。

【0034】7) 原料の融液中に窒素を5×10¹⁸atoms/cm³添加し、引上速度1mm/minで結晶を育成した。このときのV/Gは0.15(mm²/cm²)である。結晶の窒素濃度をSIMSで測定した結果、結晶中の窒素濃度は約5×10¹⁵atoms/cm³であった。またこのSIMS測定の際、平均的な窒素の信号に対して、2倍以上に局所的に増加する窒素濃度の増大が認められた。

【0035】8) 原料の融液中に窒素を2×10¹⁸atoms/cm³添加し、引上速度1mm/minで結晶を育成した。途中結晶がポリリ化した、インゴットの上部から無転位の単結晶が得られた。結晶の窒素濃度をSIMSで測定した結果、結晶中の窒素濃度は約1.5×10¹⁶atoms/cm³であった。またこのSIMS測定の際、平均的な窒素の信号に対して、2倍以上に局所的に増加する窒素濃度の増大が認められた。

【0036】以上の各結晶から作成したウエハのCOP密度を測定したところ表1のようになった。

【0037】(実施例1)参考例5)および参考例7)のウエハを本発明の熱処理条件により処理を行った。800℃で炉内に挿入し、挿入後10℃/minで昇温し1100℃で8時間保持した後、-10℃/minで降温し800℃で基板を取り出した。熱処理に用いたガスはコールドエノシレーターにより供給されたアルゴンガスをユースポイントで純化装置により生成したガスを用いた。ガス中の不純物濃度は5ppm以下であった。このガスを上記熱処理を通して雰囲気として用いた。また基板の挿入時には炉前に設けられたパージボックスによりパージを行い、試料を待機させている炉前の雰囲気から不純物5ppm以下のアルゴン雰囲気になったことを確認した後、炉口を開け、基板を挿入した。

【0038】熱処理後の基板厚み中心の窒素濃度は、基板を劈開してSIMSで測定したところ、約5×10¹⁴atoms/cm³であった。

【0039】熱処理後の基板表面のDZ層の品質を評価するために、熱処理後の各基板表面に1000℃の乾燥酸素雰囲気中で25nmの酸化膜を形成し、酸化膜耐圧を測定した。耐圧測定に用いた電極は20mm²のポリシリコン電極であり、判定電流は1μAである。結果を表3に示す。良品の割合を示す8MV以上の耐圧を示したいわゆるCモード破壊を示した酸化膜の割合は99%とはほぼ全ての酸化膜が良品であり、熱処理を行わなかった場合の20%に比べ大幅な改善が認められた。また判定電流100mAで11MV以上の耐圧を示したものの割合は95%であった。

【0040】さらに熱処理後の欠陥密度を測るため、

11

改めて上記と同じ熱処理を行った基板を作成し、アンモニア過酸化水素水洗浄を繰り返し表面を合計0.1 μm エッチングし、この際に増加した直径換算0.1 μm 以上のCOPの数より欠陥密度を算出した。結果を表2に示す。熱処理後の表面のCOP密度は14個/ウエハであり、約0.1個/ cm^2 であった。さらにアンモニア過酸化水素水洗浄を繰り返してもCOPの数は14個/ウエハであり、COPの増加は認められなかった。このことから、直径換算で0.1 μm 以上の結晶欠陥の密度は 10^3 個/ cm^2 未満であることがわかった。

【0041】このウエハのDZ層内の欠陥の密度を調べるため、この基板の表面を鏡面研磨により1 μm 研磨し、COPの測定を行った。鏡面研磨後は0.1 μm 以上のCOPは20個/ウエハであったが、アンモニア過酸化水素水洗浄を繰り返すことにより表面を0.1 μm エッチングした後に0.1 μm 以上のCOPを測定すると25個/ウエハであり、直径換算で0.1 μm 以上の結晶欠陥の密度は約 3×10^3 個/ cm^2 であった。

【0042】この1 μm 研磨した状態での酸化膜耐圧を測るために、上記と同様に酸化膜耐圧測定を行った。判定電流は1 μA で8MV以上の耐圧を示した酸化膜の割合は95%と99%であり、判定電流100mAで11MV以上の耐圧を示したものの割合はいずれも92%であった。

【0043】さらに深いところのCOPの密度を測定するためにさらに2 μm 鏡面研磨を行い(元の表面から計3 μm)、0.1 μm 以上のCOPの密度を測定すると20個/ウエハであった。前述と同様に、アンモニア過酸化水素水洗浄を繰り返し0.1 μm エッチングした後COPを測定すると70個/ウエハであった。このことから表面下3 μm の直径換算で0.1 μm 以上の結晶欠陥の密度は 3×10^4 個/ cm^2 と見積もられた。

【0044】基板内部での欠陥密度を測定するために、赤外トモグラフィにより基板厚み中心の直径換算で0.2 μm 以上の欠陥の密度を測定したところ 7×10^6 個/ cm^2 であり、0.1 μm 以上の欠陥密度はさらに多くなる。この基板の表面から深さ0.1 μm における欠陥密度は 10^3 個/ cm^2 未満であることから、基板内部に比べ1%以下の欠陥密度であることがわかった。

【0045】なお、このウエハは、基板内部においても積層欠陥等の別種の欠陥も認められず、高品質なシリコンウエハであることが確認された。

【0046】(実施例2) 参考例6)のウエハを本発明の熱処理条件により処理を行った。実施例1の熱処理と同等の熱処理を参考例6)の結晶から作成したウエハに施した。熱処理後基板を劈開しSIMSにより基板厚み中心の窒素濃度を測定したところ約 5×10^{14} atom/ cm^3 であった。

【0047】同様に熱処理を行ったウエハの表面の0.1 μm 以上のCOPを測定した(表2)とこと12個/

12

ウエハであり、約0.1個/ cm^2 であった。さらにアンモニア過酸化水素水洗浄を繰り返し、表面を0.1 μm エッチングした後測定を行っても数は変化せず12個/ウエハであった。このことから、熱処理によりウエハ表面の直径換算で0.1 μm 以上の結晶欠陥の密度は 1×10^3 個/ cm^2 未満であることがわかった。

【0048】実施例1と同様に熱処理後の酸化膜耐圧を調べた(表3)ところ、判定電流1 μA で8MV以上の割合が99%であり、判定電流100mAで11MV以上の耐圧を示したものの割合は95%であった。

【0049】このウエハのDZ層内の欠陥の密度を調べるため、この基板の表面を鏡面研磨により1 μm 研磨し、COPの測定を行った。鏡面研磨後は0.1 μm 以上のCOPは10個/ウエハであったが、アンモニア過酸化水素水洗浄を繰り返すことにより表面を0.1 μm エッチングした後0.1 μm 以上のCOPを測定すると10個/ウエハであり、深さ1 μm の領域でも直径換算で0.1 μm 以上の結晶欠陥の密度は 1×10^3 個/ cm^2 未満であった。

【0050】1 μm 研磨の状態での酸化膜耐圧を調べたところ、判定電流1 μA で8MV以上の割合が99%であり、判定電流100mAで11MV以上の耐圧を示したものの割合は95%であった。このことから、酸化膜耐圧の観点からも熱処理後の最表面と深さ1 μm での結晶の状態がほぼ同等であることがわかった。

【0051】さらに、DZ内部の欠陥の状態を調べるために鏡面研磨によりさらに2 μm (最初の表面より3 μm) を研磨し、研磨後の0.1 μm 以上のCOPを測定すると16個/ウエハであった。アンモニア過酸化水素水洗浄を繰り返し、表面を0.1 μm エッチングした後測定を行うと21個/ウエハであり、直径換算で0.1 μm 以上の結晶欠陥の密度は 3×10^3 個/ cm^2 と見積もられた。また酸化膜耐圧の値は判定電流1 μA で8MV以上の割合が95%であり、判定電流100mAで11MV以上の耐圧を示したものの割合は90%であった。従って、実施例1の結果と比較すると、結晶育成時の引上速度を速めることにより表面からより深くまで欠陥を消滅させることができることが示された。

【0052】基板内部での欠陥密度を測定するために、赤外トモグラフィにより基板厚み中心の直径換算で0.2 μm 以上の欠陥の密度を測定したところ 9×10^6 個/ cm^2 であり、0.1 μm 以上の欠陥密度はさらに多くなる。この基板の表面から深さ0.1 μm における欠陥密度は 1×10^3 個/ cm^2 未満であることから、基板内部に比べ1%以下の欠陥密度であることがわかった。

【0053】なお、このウエハは、実施例1と同様に基板内部においても積層欠陥等の別種の欠陥も認められず、高品質なシリコンウエハであることが確認された。

【0054】(参考例9) 参考例6)の結晶から作成したシリコン基板を800℃で40分に挿入し、挿入後10

13

℃/minで昇温し1100℃で8時間保持した後、-10℃/minで降温し800℃で基板を取り出した。但し、実施例1と異なり、挿入時以降の熱処理雰囲気を含むアルゴン雰囲気とした。熱処理後の基板の厚み中心の窒素濃度を実施例1と同様に測定したところ約 5×10^{14} atoms/cm²であった。

【0055】熱処理後の基板表面のDZ層の品質を評価するために、上記と同様な酸化膜耐圧の測定を行った(表3)ところ、判定電流1μAでは8MV以上の耐圧を示した割合は90%であり、実施例1に記載の非酸化性雰囲気中で熱処理した場合に比べ多かった。また判定電流100mAで11MV以上の耐圧を示したものは17%であった。

【0056】熱処理後の0.1μm以上のCOPを調べるために、改めて上記と同じ熱処理を行った基板を作成した。熱処理後の表面のCOP密度は約6000個/ウエハであり、40個/cm²であった。さらに、アンモニア過酸化水素水洗浄を繰り返すことにより表面を0.1μmエッチングしたのち0.1μm以上のCOPを測定してもCOPの増加は誤差の範囲内であり、欠陥はほぼ消滅していると考えられるものの、繰り返し洗浄前でも存在していた6000個/ウエハのCOPのために正確なCOP体積密度を求めることはできなかった。

【0057】このように酸素を含む雰囲気中で熱処理をしたままの基板表面には、結晶欠陥が発生するため、十分な品質を確保できないことがわかる。

【0058】(実施例3) 参考例で得られた基板について、表面の欠陥を取り除くため熱処理後表面を1μm鏡面研磨した基板を作成した。研磨後の表面の0.1μm以上のCOPは14個/ウエハであり、約0.1個/cm²であった。さらにアンモニア過酸化水素水洗浄を同様に繰り返してCOPの体積密度を測定すると 1×10^3 個/cm²であった(表2)。1μm研磨後のウエハに作成した酸化膜の耐圧を調べた(表3)ところ、判定電流1μAでの8MV以上の割合が95%、100mAで11MV以上のものが90%であった。

【0059】この熱処理後1μm研磨した基板の深さ方向の欠陥分布を調べるため、さらに、表面を1μm追加研磨をおこなった(熱処理前の基板表面から合計2μmの研磨)。この基板の直径換算で0.1μm以上の結晶欠陥の密度をアンモニア過酸化水素水の繰り返し洗浄により測定すると、 9×10^3 個/cm²であった。酸化膜の耐圧を調べたところ、判定電流1μAでの8MV以上の割合が90%、100mAで11MV以上のものが85%であった。

【0060】基板内部での欠陥密度を測定するために、赤外モグラフィにより基板厚み中心の直径換算で0.2μm以上の欠陥の密度を測定したところ 9×10^6 個/cm²であり、0.1μm以上の欠陥密度はさらに多くなる。この基板の表面から深さ0.1μmにおける欠陥

14

密度は 1×10^3 個/cm²であることから、基板内部に比べ1%以下の欠陥密度であることがわかった。

【0061】以上の結果から、熱処理後のウエハを1μm研磨して表面のCOPを除去することにより、直径換算で0.1μm以上の結晶欠陥の密度が 1×10^4 個/cm²以下である無欠陥層の深さが1μm以上であるウエハが作成できることがわかった。

【0062】なお、このウエハも、基板内部において積層欠陥等の別種の欠陥も認められず、高品質なシリコンウエハであることが確認された。

【0063】(参考例10) 実施例3の基板をさらに1μm研磨(熱処理前の基板表面から3μm)後、同様に直径換算で0.1μm以上の結晶欠陥の密度を測定すると 7×10^5 個/cm²であり(表2)、酸化膜耐圧は判定電流1μAでの8MV以上の割合が75%、100mAで11MV以上のものが30%であり(表3)、過剰な研磨を施すと、特性が劣化することもわかった。

【0064】(比較例1) 参考例の結晶の酸化膜耐圧の特性を上記と同様な方法で評価した。その結果を表4に示す。

【0065】(比較例2) 参考例1、2)の結晶に対して実施例1の熱処理を行い、表面及び深さ1μm、3μmのCOP密度及び酸化膜耐圧の測定した結果を表5、6に示す。いずれの場合も深さ1μmでの直径換算で0.1μm以上の結晶欠陥の密度が 1×10^4 個/cm²をこえており、また酸化膜耐圧の値も実施例1に比べて悪くなっていることがわかる。

【0066】(比較例3) 参考例8)の結晶に対し実施例1の熱処理を行い、表面及び深さ1μm、3μmのCOP密度及び酸化膜耐圧の測定した結果を表5、6に示す。直径換算で0.1μm以上のCOP密度は本発明の範囲であり、また実施例1にくらび酸化膜耐圧もほぼ同等であったものの、結晶内部に発生した直径約10μmの積層欠陥が基板内部より表面まで突き出している、基板表面における直径換算0.1μm以上の結晶欠陥の面密度が5個/cm²であり、深さ1μmまでの直径換算0.1μm以上の結晶欠陥の体積密度としては 5×10^4 個/cm²となり、デバイスの作成には適さない基板となっていた。

【0067】(実施例4) 参考例3、4)の結晶を実施例1の熱処理を行い、表面及び深さ1μm、3μmのCOP密度及び酸化膜耐圧の測定した結果を表7、8に示す。熱処理後に基板を瞬間シスMSにより基板厚み中心の窒素濃度を測定したが、参考例3、4)いずれの結晶も、窒素の定量はできなかった。しかしながら、バックグラウンドの信号強度の2倍以上の信号強度で窒素の局所的な信号の増大が認められた。

【0068】

【表1】

0.1 μ m以上のCOPの数(個/6インチウエハ)

結晶	1)	2)	3)	4)	5)	6)	7)	8)
A	2000	2000	2000	1000	0	0	0	0
B	4000	4000	4000	5000	6000	8000	6000	6000

Aはアンモニア過酸化水素水の繰り返し洗浄を行う前のCOP個数、

Bはアンモニア過酸化水素水の繰り返し洗浄により表面を片削

0.1 μ mのエッチングを行った後のCOP個数

【0069】

* 10* 【表2】

実施例1、2、3の熱処理後の0.1 μ m以上のCOP密度(個/cm²)

	実施例1	実施例1	実施例2	実施例3
結晶	5)	7)	6)	6)
表面	<1E+03	<1E+03	<1E+03	—
1 μ m研磨	3E+03	3E+03	<1E+03	1E+03
3 μ m研磨	3E+04	3E+04	3E+03	7E+05

(7E+05)は参考例10

【0070】

※ ※ 【表3】

実施例1、2、3の酸化膜耐圧(単位kV)

	判定電圧	実施例1	実施例1	実施例2	実施例3
結晶		5)	7)	6)	6)
表面	1 μ A	99	99	99	90
	100mA	95	95	95	17
1 μ m研磨	1 μ A	95	99	99	95
	100mA	92	92	95	90
3 μ m研磨	1 μ A	90	95	95	75
	100mA	80	85	90	30

【0071】

★30★ 【表4】

参考例1)~7)の結晶の酸化膜耐圧(単位kV)

結晶	1)	2)	3)	4)	5)	6)	7)	8)
A	23	23	20	10	0	0	0	0
B	8	8	0	0	0	0	0	0

【0072】

☆ ☆ 【表5】

比較例2、3の0.1 μ m以上のCOP密度(個/cm²)

	比較例2	比較例2	比較例3
結晶	1)	2)	8)
表面	<1E+03	<1E+03	<1E+03
1 μ m研磨	3E+05	3E+05	5E+03
3 μ m研磨	3E+05	3E+05	5E+04

【0073】

◆ ◆ 【表6】

17
比較例2、3の熱処理後の酸化膜耐圧(単位%)

18

	判定電流	比較例2	比較例2	比較例3
結晶		1)	2)	5)
表面	1 μ A 100mA	95 92	99 95	99 95
1 μ m研磨	1 μ A 100mA	75 17	75 17	90 80
3 μ m研磨	1 μ A 100mA	32 13	32 13	90 80

【0074】

* 【0075】

【表7】

【表8】

実施例4の0.1 μ m以上のCOP密度(個/cm²)

	実施例4	実施例4
結晶	3)	4)
表面	<1E+03	<1E+03
1 μ m研磨	1E+04	5E+03
3 μ m研磨	5E+04	3E+04

*

実施例4の熱処理後の酸化膜耐圧(単位%)

	判定電流	実施例4	実施例4
結晶		3)	4)
表面	1 μ A 100mA	95 92	99 95
1 μ m研磨	1 μ A 100mA	90 85	92 90
3 μ m研磨	1 μ A 100mA	70 60	90 80

*

【0076】

【発明の効果】本発明のシリコン半導体基板は、デバイス形成領域の結晶欠陥が極めて少ないので、基板上に作成される半導体デバイスの歩留りが向上するとともに、その信頼性も高まるため、デバイス作成プロセスにおける生産性向上並びにコスト低減に寄与すると言う効果を有する。

※ 【0077】また、本発明のシリコン半導体基板の製造方法によれば、シリコン半導体基板中の空孔欠陥を効果的に消滅させることができるとともに、酸素析出物もその大きさが小さいために簡便な熱処理によって容易に消滅できることから、半導体デバイス作成に必要な高品質な単結晶表面層を有するシリコン半導体基板を生産性良く製造することが可能となった。

フロントページの続き

(72)発明者 坂本 光
神奈川県川崎市中原区井田3-35-1 新
日本製鐵株式会社技術開発本部内

(72)発明者 中居 克彦
神奈川県川崎市中原区井田3-35-1 新
日本製鐵株式会社技術開発本部内

(72)発明者 星野 泰三
山梨県光市島田3434番地 ニッテツ電子株式会社内